

	Universitas Negeri Surabaya Fakultas Teknik Program Studi S1 Pendidikan Teknik Elektro					Kode Dokumen																																																	
RENCANA PEMBELAJARAN SEMESTER																																																							
MATA KULIAH (MK)	KODE	Rumpun MK	BOBOT (sks)		SEMESTER	Tgl Penyusunan																																																	
Praktikum Elektronika Digital	8320102123	Mata Kuliah Wajib Program Studi	T=2	P=0	ECTS=3.18	3																																																	
OTORISASI	Pengembang RPS		Koordinator RMK		Koordinator Program Studi																																																		
	Miftahur Rohman, S.T., M.T.			Dr. Nur Kholis, S.T., M.T.																																																		
Model Pembelajaran	Project Based Learning																																																						
Capaian Pembelajaran (CP)	CPL-PRODI yang dibebankan pada MK																																																						
	CPL-5	Mampu menyelaraskan kurikulum mata-diklat teknik ketenagalistrikan dan elektronika pada pendidikan kejuruan yang relevan dengan tuntutan perkembangan industri global (Pendidikan).																																																					
	CPL-7	Mampu menerapkan riset terapan untuk inovasi metode pembelajaran kejuruan, optimalisasi teknologi proses produksi dan jasa teknik elektro yang relevan dengan industri (Pendidikan).																																																					
	CPL-10	Memiliki karakter bertanggung jawab dan berkomitmen pada etika profesi (Umum/SSC4.6).																																																					
	Capaian Pembelajaran Mata Kuliah (CPMK)																																																						
	CPMK - 1	Mahasiswa dapat mendiskripsikan, mendesain, dan membuat rancang bangun prototipe dasar elektronika digital yang terdiri dari: 7 Gerbang Logika Dasar, Flip-flop, Counter Up. Counter Down, Encoder dan Decoder, Shift Register, Multiplexer																																																					
	Matrik CPL - CPMK																																																						
		<table border="1" style="width: 100%; text-align: center;"> <tr> <td style="width: 25%;">CPMK</td> <td style="width: 25%;">CPL-5</td> <td style="width: 25%;">CPL-7</td> <td style="width: 25%;">CPL-10</td> </tr> <tr> <td>CPMK-1</td> <td></td> <td></td> <td></td> </tr> </table>					CPMK	CPL-5	CPL-7	CPL-10	CPMK-1																																												
	CPMK	CPL-5	CPL-7	CPL-10																																																			
	CPMK-1																																																						
Matrik CPMK pada Kemampuan akhir tiap tahapan belajar (Sub-CPMK)																																																							
	<table border="1" style="width: 100%; text-align: center;"> <tr> <td rowspan="2" style="width: 15%;">CPMK</td> <td colspan="16" style="width: 85%;">Minggu Ke</td> </tr> <tr> <td>1</td><td>2</td><td>3</td><td>4</td><td>5</td><td>6</td><td>7</td><td>8</td><td>9</td><td>10</td><td>11</td><td>12</td><td>13</td><td>14</td><td>15</td><td>16</td> </tr> <tr> <td>CPMK-1</td> <td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> </table>					CPMK	Minggu Ke																1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	CPMK-1																
CPMK	Minggu Ke																																																						
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16																																							
CPMK-1																																																							
Deskripsi Singkat MK	Mahasiswa dapat mendiskripsikan, mendesain, dan membuat rancang bangun prototipe dasar elektronika digital yang terdiri dari: 1. 7 Gerbang Logika Dasar 2. Flip-flop 3. Counter Up 4. Counter Down 5. Encoder dan Decoder 6. Shift Register 7. Multiplexer																																																						
Pustaka	Utama :																																																						
		<ol style="list-style-type: none"> 1. 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design". 2. 2. Daniel Adam Stek, "Analog and Digital Electronics", 3rd edition. 																																																					
Dosen Pengampu	Pendukung :																																																						
		<ol style="list-style-type: none"> 1. 1. Palnitkar, Samit, "Verilog A guide to digital design", 2nd Edition, Prentice Hall, 2003. 2. 2. Brown, Stephen, Vranesic, Zvonko, "Fundamental of digital logic with verilog design", McGraw-Hill, 2003. 																																																					

Mg Ke-	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)	Penilaian		Bentuk Pembelajaran, Metode Pembelajaran, Penugasan Mahasiswa, [Estimasi Waktu]		Materi Pembelajaran [Pustaka]	Bobot Penilaian (%)
		Indikator	Kriteria & Bentuk	Luring (offline)	Daring (online)		
(1)	(2)	(3)	(4)	(5)	(6)	(7)	(8)
1	Mereview kembali teori 7 Gerbang Logika Dasar dan Flip-flop	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: 7 Gerbang Logika Dasar dan Flip-flop Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	3%
2	Mereview kembali teori Counter Up dan Counter Down	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Counter Up dan Counter Down Pustaka: 2. Daniel Adam Stek, "Analog and Digital Electronics", 3rd edition.	3%
3	Mereview kembali teori Encoder dan Decoder, Shift Register, dan Multiplexer	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Encoder dan Decoder, Shift Register, dan Multiplexer Pustaka: 2. Brown, Stephen, Vranesic, Zvonko, "Fundamental of digital logic with verilog design", McGraw-Hill, 2003.	3%
4	Pengenalan simulator rangkaian elektronika digital (proteus, thinkercad, dll)	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Pengenalan simulator rangkaian elektronika digital (proteus, thinkercad, dll) Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	3%
5	Simulasi rangkaian elektronika digital: 7 Gerbang Logika Dasar	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: 7 Gerbang Logika Dasar dan Flip-flop Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	3%

6	Simulasi rangkaian elektronika digital: Flip-flop	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Flip-flop Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	3%
7	Simulasi rangkaian elektronika digital: Counter Up	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Counter Up Pustaka: 2. Daniel Adam Stek, "Analog and Digital Electronics", 3rd edition.	4%
8	UTS	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Praktik / Unjuk Kerja, Tes	Ujian Tengah Semester dari materi dan praktikum yang telah dipelajari selama 2x50 menit		Materi: Soal-soal Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	20%
9	Simulasi rangkaian elektronika digital: Counter Down	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Counter Down Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%
10	Simulasi rangkaian elektronika digital: Encoder dan Decoder	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Encoder dan Decoder Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%
11	Simulasi rangkaian elektronika digital: Shift Register dan Multiplexer	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Shift Register dan Multiplexer Pustaka: 2. Daniel Adam Stek, "Analog and Digital Electronics", 3rd edition.	4%
12	Praktek 7 Gerbang Logika Dasar dan Flip-flop dengan project board	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: 7 Gerbang Logika Dasar dan Flip-flop dengan Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%

13	Praktek Counter Up dan Counter Down dengan project board	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Counter Up dan Counter Down Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%
14	Praktek Encoder dan Decoder, Shift Register, dan Multiplexer dengan project board	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: Encoder dan Decoder, Shift Register, dan Multiplexer Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%
15	Proyek akhir praktikum: 7 Gerbang Logika Dasar, Flip-flop, Counter Up, Counter Down, Encoder dan Decoder, Shift Register, Multiplexer	Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Aktifitas Partisipasif, Praktik / Unjuk Kerja	pembelajaran praktikum dengan cara memberikan ceramah, tanya jawab, dan praktikum selama 2x50 menit		Materi: 7 Gerbang Logika Dasar, Flip-flop, Counter Up, Counter Down, Encoder dan Decoder, Shift Register, Multiplexer Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	4%
16		Rubrik Evaluasi	Kriteria: Rubrik Evaluasi Bentuk Penilaian : Tes	Ujian Akhir Semester dari materi dan praktikum yang telah dipelajari		Materi: 7 Gerbang Logika Dasar, Flip-flop, Counter Up, Counter Down, Encoder dan Decoder, Shift Register, Multiplexer Pustaka: 1. Sabir Kumar Sakar, Asish Kumar De, Souvik Sarkar, "Foundation Of Digital Electronic and Logic Design".	30%

Rekap Persentase Evaluasi : Project Based Learning

No	Evaluasi	Persentase
1.	Aktifitas Partisipasif	25%
2.	Praktik / Unjuk Kerja	35%
3.	Tes	40%
		100%

Catatan

1. **Capaian Pembelajaran Lulusan PRODI (CPL-PRODI)** adalah kemampuan yang dimiliki oleh setiap lulusan PRODI yang merupakan internalisasi dari sikap, penguasaan pengetahuan dan ketrampilan sesuai dengan jenjang prodinya yang diperoleh melalui proses pembelajaran.
2. **CPL yang dibebankan pada mata kuliah** adalah beberapa capaian pembelajaran lulusan program studi (CPL-PRODI) yang digunakan untuk pembentukan/pengembangan sebuah mata kuliah yang terdiri dari aspek sikap, ketrampilan umum, ketrampilan khusus dan pengetahuan.
3. **CP Mata kuliah (CPMK)** adalah kemampuan yang dijabarkan secara spesifik dari CPL yang dibebankan pada mata kuliah, dan bersifat spesifik terhadap bahan kajian atau materi pembelajaran mata kuliah tersebut.
4. **Sub-CP Mata kuliah (Sub-CPMK)** adalah kemampuan yang dijabarkan secara spesifik dari CPMK yang dapat diukur atau diamati dan merupakan kemampuan akhir yang direncanakan pada tiap tahap pembelajaran, dan bersifat spesifik terhadap materi pembelajaran mata kuliah tersebut.
5. **Indikator penilaian** kemampuan dalam proses maupun hasil belajar mahasiswa adalah pernyataan spesifik dan terukur yang mengidentifikasi kemampuan atau kinerja hasil belajar mahasiswa yang disertai bukti-bukti.
6. **Kreteria Penilaian** adalah patokan yang digunakan sebagai ukuran atau tolok ukur ketercapaian pembelajaran dalam penilaian berdasarkan indikator-indikator yang telah ditetapkan. Kreteria penilaian merupakan pedoman bagi penilai agar penilaian konsisten dan tidak bias. Kreteria dapat berupa kuantitatif ataupun kualitatif.
7. **Bentuk penilaian:** tes dan non-tes.
8. **Bentuk pembelajaran:** Kuliah, Responsi, Tutorial, Seminar atau yang setara, Praktikum, Praktik Studio, Praktik Bengkel, Praktik Lapangan, Penelitian, Pengabdian Kepada Masyarakat dan/atau bentuk pembelajaran lain yang setara.
9. **Metode Pembelajaran:** Small Group Discussion, Role-Play & Simulation, Discovery Learning, Self-Directed Learning, Cooperative Learning, Collaborative Learning, Contextual Learning, Project Based Learning, dan metode lainnya yg setara.
10. **Materi Pembelajaran** adalah rincian atau uraian dari bahan kajian yg dapat disajikan dalam bentuk beberapa pokok dan sub-pokok bahasan.
11. **Bobot penilaian** adalah prosentasi penilaian terhadap setiap pencapaian sub-CPMK yang besarnya proposional dengan tingkat kesulitan pencapaian sub-CPMK tsb., dan totalnya 100%.
12. TM=Tatap Muka, PT=Penugasan terstruktur, BM=Belajar mandiri.