



Universitas Negeri Surabaya
S1 Teknik Elektro

Kode
Dokumen

RENCANA PEMBELAJARAN SEMESTER

MATA KULIAH (MK)		KODE	Rumpun MK		BOBOT (sks)		SEMESTER	Tgl Penyusunan
DEVAIS SEMIKONDUKTOR & MIKROELEKTRONIKA		2020102422			2			25 Agustus 2026
OTORISASI		Pengembang RPS		Koordinator RMK		Koordinator Program Studi		
				Prof. Dr. IGP Asto		RIFQI FIRMANSYAH		
Deskripsi Singkat MK		Mata kuliah ini membahas tentang teori devais semikonduktor dan konsep dasar perancangan rangkaian terintegrasi serta cara menganalisisnya dengan menggunakan metode project based learning.						
Capaian Pembelajaran (CP)		CPL-PRODI yang dibebankan pada MK						
		CPL	Mengembangkan pemikiran logis, kritis, sistematis, dan kreatif dalam melakukan pekerjaan yang spesifik di bidang keahliannya serta sesuai dengan standar kompetensi kerja bidang yang bersangkutan					
		CPL	Mampu mendesain komponen sistem dan/atau proses untuk dapat diaplikasikan di bidang teknik elektro					
		CPL	Mampu menerapkan metode, keterampilan, dan piranti teknik elektro modern yang diperlukan untuk memecahkan masalah di bidang keteknikan, khususnya memiliki pengetahuan lanjut pada salah satu bidang keahlian Teknik Tenaga Listrik, Telekomunikasi dan Komputasi Cerdas, Teknik Elektronika, dan Teknik Pengatutan					
		Capaian Pembelajaran Mata Kuliah (CPMK)						
		CPMK-1	Mahasiswa dapat menjelaskan tentang transistor MOS yang terdiri dari tipe n-channel MOS dan p-channel MOS.					
		CPMK-2	Mahasiswa mampu mengaplikasikan tentang tahap perancangan rangkaian terintegrasi digital dari skematik sampaidengan rancangan siap di kirim ke foundry.					
		CPMK-3	Mahasiswa mampu melakukan eksplorasi tentang inverter CMOS sebagai rangkaian terpenting dalam rancangan rangkaian digital.					
		CPMK-4	Mahasiswa mampu melakukan eksplorasi tentang inverter CMOS sebagai rangkaian terpenting dalam rancangan rangkaian digital					
		CPMK-5	Mahasiswa mampu melakukan analisis tentang proses fabrikasi.					
		CPMK-6	Mahasiswa mampu melakukan analisis pada realisasi rangkaian kombinasional dengan static complementary CMOS dantransmission gate.					
		CPMK-7	Mahasiswa mampu melakukan analisis tentang teknik perancangan arsitektur booth multiplier radix-4.					
		CPMK-8	Mahasiswa mampu melakukan eksplorasi tentang perancangan komponen analog.					
		CPMK-9	Mahasiswa mampu merencanakan, merancang dan mengevaluasi simulasi rangkaian sekuensial.					
		Matrik CPL - CPMK						

3	Mahasiswa dapat menjelaskan tentang transistor MOS yang terdiri dari tipe n-channel MOS dan p-channel MOS.	1. Mahasiswa dapat menjelaskan tentang effective channel length. 2. Mahasiswa dapat menjelaskan tentang latch up.	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Melalui kegiatan diskusi untuk meningkatkan keaktifan, mengetahui kedalaman pengetahuan dan kemampuan analisis mahasiswa			3%
4	Mahasiswa mampu mengaplikasikan tentang tahap perancangan rangkaian terintegrasi digital dari skematik sampai dengan rancangan siap di kirim ke foundry.	1. Mahasiswa mampu mengaplikasikan tentang tahapan perancangan 2. Mahasiswa mampu mengaplikasikan tentang sistem warna layer proses CMOS 3. Mahasiswa mampu mengaplikasikan tentang stick diagram	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Melalui kegiatan kelompok untuk melatih kemampuan mengkoordinasikan pembagian tugas, meningkatkan inisiatif dan kekompakan mahasiswa			3%
5	Mahasiswa mampu melakukan eksplorasi tentang inverter CMOS sebagai rangkaian terpenting dalam rancangan rangkaian digital	1. Mahasiswa mampu melakukan analisis tentang rangkaian CMOS 2. Mahasiswa mampu melakukan analisis tentang karakteristik statis inverter CMOS 3. Mahasiswa melakukan eksplorasi tentang rancangan inverter CMOS 4. Mahasiswa melakukan eksplorasi tentang karakteristik switching maupun efek interkoneksi pada inverter CMOS 5. Mahasiswa mampu melakukan analisis tentang delay 6. Mahasiswa mampu melakukan analisis tentang konsumsi daya 7. Mahasiswa melakukan eksplorasi tentang layout CMOS	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%

6	Mahasiswa mampu melakukan eksplorasi tentang inverter CMOS sebagai rangkaian terpenting dalam rancangan rangkaian digital	1. Mahasiswa mampu melakukan analisis tentang inter-digitized 2. Mahasiswa mampu melakukan analisis tentang lebar transistor 3. Mahasiswa mampu melakukan analisis tentang interkoneksi metal 4. Mahasiswa mampu melakukan analisis tentang delay inverter 5. Mahasiswa mampu melakukan eksplorasi tentang desain dan simulasi inverter 6. Mahasiswa mampu melakukan eksplorasi tentang chain inverter	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%
7	Mahasiswa mampu melakukan analisis tentang proses fabrikasi	1. Mahasiswa mampu melakukan analisis tentang desain rule 2. Mahasiswa mampu melakukan analisis tentang desain rule pada transistor	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%
8	UTS	Mahasiswa dapat merencanakan, menyelesaikan dan mengevaluasi hasil project yang telah dibuat	Menjelaskan dengan akurat dan jelas	Dengan memberikan soal project kelompok untuk dipresentasikan di kelas			20%
9	Mahasiswa mampu melakukan analisis pada realisasi rangkaian kombinasional dengan static complementary CMOS dan transmission gate.	1. Mahasiswa mampu melakukan analisis tentang static complementary CMOS 2. Mahasiswa mampu melakukan analisis tentang transmission gate.	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%
10	Mahasiswa mampu melakukan analisis tentang teknik perancangan arsitektur booth multiplier radix-4	1. Mahasiswa mampu melakukan eksplorasi tentang booth multiplier 2. Mahasiswa melakukan analisis tentang kinerja booth multiplier	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%
11	Mahasiswa mampu melakukan eksplorasi tentang perancangan komponen analog.	1. Mahasiswa mampu melakukan analisis tentang perancangan resistor 2. Mahasiswa mampu melakukan analisis tentang perancangan kapasitor	Metode analisis (proses pemberian nilai berdasarkan analisis yang disesuaikan dengan jawaban yang telah disediakan berdasarkan tingkat kebenarannya).	Menggunakan metode discovery dengan mahasiswa melakukan aktivitas eksplorasi pengetahuan secara mandiri			3%

12	Mahasiswa mampu merencanakan, merancang dan mengevaluasi simulasi rangkaian sekuensial	1. Mahasiswa dapat merencanakan rangkaian sekuensial 2. Mahasiswa dapat menyelesaikan rancangan rangkaian sekuensial 3. Mahasiswa dapat melakukan evaluasi pada rangkaian sekuensial	Metode analisis (proses pemberian nilai berdasarkan hasil rancangan rangkaian sekuensial).	Menggunakan metode inquiri, agar mahasiswa dapat memecahkan masalah melalui kajian teoritis yang dilakukan secara berkelompok			5%
13	Mahasiswa mampu merencanakan, merancang dan mengevaluasi simulasi rangkaian sekuensial	1. Mahasiswa dapat merencanakan rangkaian sekuensial 2. Mahasiswa dapat menyelesaikan rancangan rangkaian sekuensial 3. Mahasiswa dapat melakukan evaluasi pada rangkaian sekuensial	Metode analisis (proses pemberian nilai berdasarkan hasil rancangan rangkaian sekuensial).	Menggunakan metode inquiri, agar mahasiswa dapat memecahkan masalah melalui kajian teoritis yang dilakukan secara berkelompok			5%
14	Mahasiswa mampu merencanakan, merancang dan mengevaluasi simulasi rangkaian sekuensial	1. Mahasiswa dapat merencanakan rangkaian sekuensial 2. Mahasiswa dapat menyelesaikan rancangan rangkaian sekuensial 3. Mahasiswa dapat melakukan evaluasi pada rangkaian sekuensial	Metode analisis (proses pemberian nilai berdasarkan hasil rancangan rangkaian sekuensial).	Menggunakan metode inquiri, agar mahasiswa dapat memecahkan masalah melalui kajian teoritis yang dilakukan secara berkelompok			5%
15	Mahasiswa mampu merencanakan, merancang dan mengevaluasi simulasi rangkaian sekuensial	1. Mahasiswa dapat merencanakan rangkaian sekuensial 2. Mahasiswa dapat menyelesaikan rancangan rangkaian sekuensial 3. Mahasiswa dapat melakukan evaluasi pada rangkaian sekuensial	Metode analisis (proses pemberian nilai berdasarkan hasil rancangan rangkaian sekuensial).	Menggunakan metode inquiri, agar mahasiswa dapat memecahkan masalah melalui kajian teoritis yang dilakukan secara berkelompok			4%
16	UAS	Mahasiswa dapat merencanakan, menyelesaikan dan mengevaluasi hasil project yang telah dibuat	Menjelaskan dengan akurat dan jelas	Dengan memberikan soal project kelompok untuk dipresentasikan di kelas			30%

Catatan

1. **Capaian Pembelajaran Lulusan Program Studi (CPL-Prodi)** adalah rumusan kemampuan yang harus dimiliki oleh lulusan program studi yang mencakup sikap, penguasaan pengetahuan, keterampilan umum, dan keterampilan khusus sesuai dengan jenjang kualifikasi, yang diperoleh melalui proses pembelajaran.
2. **CPL-Prodi yang dibebankan pada Mata Kuliah** adalah bagian dari CPL-Prodi yang dipilih dan relevan untuk dikembangkan melalui suatu mata kuliah, sebagai dasar perumusan capaian pembelajaran mata kuliah.
3. **Capaian Pembelajaran Mata Kuliah (CPMK)** adalah kemampuan yang dirumuskan secara spesifik dan diturunkan dari CPL-Prodi yang dibebankan pada mata kuliah, serta menggambarkan kompetensi yang harus dicapai mahasiswa setelah menyelesaikan mata kuliah.
4. **Sub-CPMK** adalah kemampuan akhir yang direncanakan pada setiap tahap pembelajaran, sebagai penjabaran lebih rinci dari CPMK, bersifat terukur dan dapat diamati sesuai dengan materi pembelajaran.
5. **Indikator Penilaian** adalah pernyataan spesifik dan terukur yang digunakan untuk menilai ketercapaian Sub-CPMK, baik dari proses maupun hasil belajar mahasiswa, yang didukung dengan bukti penilaian.
6. **Kriteria Penilaian** adalah tolok ukur yang digunakan untuk menentukan tingkat ketercapaian hasil belajar mahasiswa berdasarkan indikator penilaian, guna menjamin penilaian yang objektif, konsisten, dan adil. Kriteria penilaian dapat bersifat kuantitatif dan/atau kualitatif.
7. **Bentuk Penilaian** meliputi penilaian tes dan non-tes sesuai dengan karakteristik capaian pembelajaran.

8. **Bentuk Pembelajaran** meliputi kuliah, responsi, tutorial, seminar atau bentuk lain yang setara, praktikum, praktik studio, praktik bengkel, praktik lapangan, penelitian, dan pengabdian kepada masyarakat.
9. **Metode Pembelajaran** merupakan cara penyampaian pembelajaran yang digunakan untuk mencapai capaian pembelajaran, antara lain Small Group Discussion, Project Based Learning, Case Based Learning, Collaborative Learning, Discovery Learning, Self-Directed Learning, serta metode lain yang relevan.
10. **Materi Pembelajaran** adalah bahan kajian yang disusun secara sistematis dalam bentuk pokok dan sub-pokok bahasan untuk mendukung pencapaian Sub-CPMK.
11. **Bobot Penilaian** adalah persentase kontribusi setiap komponen penilaian terhadap nilai akhir mata kuliah, yang ditetapkan secara proporsional sesuai tingkat kompleksitas dan ketercapaian Sub-CPMK, dengan total keseluruhan sebesar 100%.
12. TM = Tatap Muka, PT = Penugasan Terstruktur, BM = Belajar Mandiri.